

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2005 年 7 月 28 日 (28.07.2005)

PCT

(10) 国際公開番号  
WO 2005/069205 A1

- (51) 国際特許分類: **G06K 19/00**, H01L 21/50, 21/60  
(21) 国際出願番号: PCT/JP2005/000095  
(22) 国際出願日: 2005 年 1 月 7 日 (07.01.2005)  
(25) 国際出願の言語: 日本語  
(26) 国際公開の言語: 日本語  
(30) 優先権データ:  
特願2004-008313 2004 年 1 月 15 日 (15.01.2004) JP  
(71) 出願人 (米国を除く全ての指定国について): 日立化成工業株式会社 (HITACHI CHEMICAL CO., LTD.)  
[JP/JP]; 〒1630449 東京都新宿区西新宿二丁目 1 番 1 号 Tokyo (JP).  
(72) 発明者; および  
(75) 発明者/出願人 (米国についてのみ): 田中 耕輔

(TANAKA, Kousuke). 石坂 裕宣 (ISHIZAKA, Hironori). 田崎 耕司 (TASAKI, Kouji). 渋谷 正仁 (SHIBUTANI, Masahito). 新沢 正久 (SHINZAWA, Masahisa). 殿塚 秀彦 (TONOTSUKA, Hidehiko). 岩田 克也 (IWATA, Katsuya).

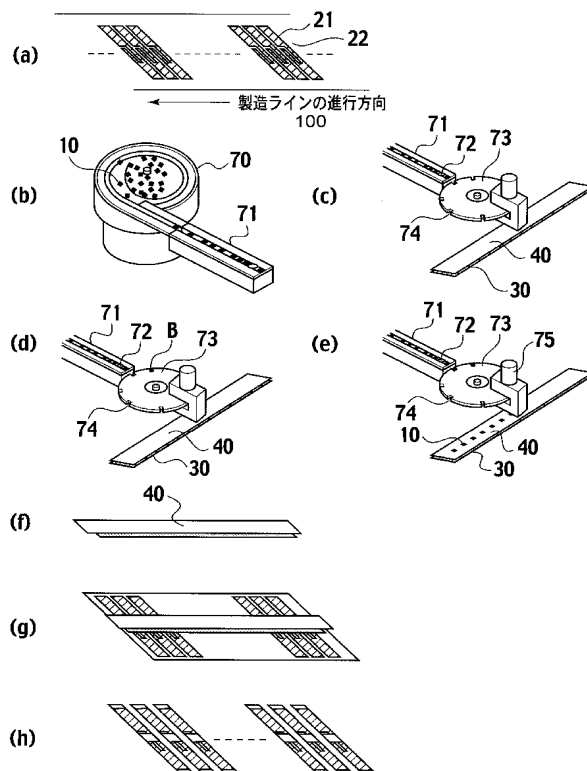
(74) 代理人: 三好 秀和 (MIYOSHI, Hidekazu); 〒1050001 東京都港区虎ノ門 1 丁目 2 番 8 号 虎ノ門琴平タワー Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE,

[ 続葉有 ]

(54) Title: METHOD OF FOR MANUFACTURING ELECTRONIC DEVICE

(54) 発明の名称: 電子装置の製造方法



100... ADVANCING DIRECTION OF PRODUCTION LINE

(57) Abstract: A method of manufacturing an electronic device comprising IC elements (10), on a set of opposite faces of which a first electrode (12) and a second electrode (13) are formed, a first circuit layer (20) where an antenna circuit (21) having a slit (1) is formed, and a second circuit layer (30) for electrically connecting the IC elements (10) and the antenna circuit (21). The IC elements (10) are placed individually in cutouts (74), into each of which one IC element (10) can be inserted, the cutouts being formed in the outer circumference of a disk-like carrier (70). Thus, with the method, an electronic device that is inexpensive and is produced with high productivity, and has improved communication characteristics is produced.

(57) 要約: 第 1 の電極 12 及び第 2 の電極 13 が向かい合った 1 組の各々の面に形成された IC 素子 10 と、スリット 1 を有するアンテナ回路 21 が形成された第一の回路層 20 と、前記 IC 素子 10 と前記アンテナ回路 21 とを電気的に接続する第二の回路層 30 とを含む電子装置の製造方法において、前記 IC 素子 10 を 1 個挿入可能な切欠き 74 を外周に複数有する円盤状搬送器 70 の前記切欠き 74 に前記 IC 素子 10 を個々に収め、前記円盤状搬送器 70 の回転により前記 IC 素子 10 を搬送することにより、安価で生産性に優れかつ良好な通信特性を得ることができる電子装置の製造方法を提供する。

WO 2005/069205 A1



SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US,  
UZ, VC, VN, YU, ZA, ZM, ZW.

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,  
MR, NE, SN, TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護  
が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA,  
SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ,  
BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE,  
BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU,  
IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR),

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される  
各PCTガゼットの巻頭に掲載されている「コードと略語  
のガイダンスノート」を参照。

## 明 細 書

## 電子装置の製造方法

## 技術分野

- [0001] 本発明は、IC素子を搭載した非接触式個体識別装置の如き電子装置の製造方法に関し、詳しくは安価で生産性に優れかつ良好な通信特性を得るのに好適な電子装置の製造方法に関する。

## 背景技術

- [0002] 近年、RFID(Radio Frequency Identification)タグを用いる非接触式個体識別システムは、物のライフサイクル全体を管理するシステムとして製造、物流、販売の全ての業態で注目されている。特に、2.45GHzのマイクロ波を用いる電波方式のRFIDタグは、IC素子に外部アンテナを取り付けた構造で数メートルの通信距離が可能であるという特徴によって注目されており、現在、大量の商品の物流及び物品管理や製造物履歴管理等を目的にシステムの構築が進められている。
- [0003] 前記マイクロ波を用いる電波方式のRFIDタグとしては、例えば、株式会社日立製作所と株式会社ルネサステクノロジ社によって開発されたTCP(Tape Carrier Package)型インレットを用いたものが知られており、TCP型インレットの製造は、ポリイミド基材と銅アンテナ回路を連続して形成したテープキャリアに、同一面上に全ての外部電極が形成されたIC素子を1個ずつ実装するTAB(Tape Automated Bonding)工法が採用されている(香山 晋、成瀬 邦彦「VLSIパッケージング技術(上)」、(下)」、日経BP社、1993年)。以下、一般的なTAB工法を用いたRFIDタグの製造工程について図1を用いて説明する。
- [0004] まず、図1(a)に示すように、金バンプ114が回路面に形成された同一面上に全ての外部電極が形成されたIC素子110をダイシング加工によって個片化した後に、ダイシングフィルム100から真空吸着器120によって吸着する。次に、図1(b)に示すように、同一面上に全ての外部電極が形成されたIC素子110の金バンプ114が表面になるように真空吸着ステーション130に移す。次に、図1(c)に示すように、金バンプ114が下面になるように真空吸着ステーション130を上下反転させる。前記同一面

上に全ての外部電極が形成されたIC素子110を、銅箔付きポリイミド基材を加工して基材152上にアンテナ回路151を作製したアンテナ基板150の所定の位置に位置合せをした後、ヒータ140を用いて加熱圧着し、固定する。アンテナ回路151上の金バンプ114と接続する部分には錫めっき又ははんだめっきを施しておくことで金-錫合金による接続を得ることができる。次に、図1(d)に示すように、同一面上に全ての外部電極が形成されたIC素子110とアンテナ基板150の空隙にディスペンサ160から供給した熱硬化性樹脂170によって封止する。前記熱硬化性樹脂の硬化が終了した状態はインレットと呼ばれるRFIDタグの中間形態である。このインレットをラベルや薄型ケースに格納することでRFIDタグとしての使用が可能になる。

- [0005] その他のインレット構造としては、例えば、株式会社日立製作所の宇佐美により、IC素子の外部電極が向かい合った1組の各々の面に1個ずつ形成されたIC素子において、各々の面に形成された各外部電極にダイポールアンテナを接続するガラスダイオード・パッケージ構造が開発されている(特開2002-269520号公報)。さらに、宇佐美らにより、上記2個の外部電極がIC素子の向かい合った1組の各々の面に1個ずつ形成されたIC素子を励振スリット型ダイポールアンテナに実装する際に、アンテナによって前記IC素子の向かい合った1組の各々の面に1個ずつ形成された各外部電極を挟む、サンドイッチ・アンテナ構造が開発されている(ISSCC Digest of Technical Papers, pp. 398-399, 2003年)。励振スリットを有するダイポールアンテナ構造は、このスリットの幅及び長さを変えることで、アンテナのインピーダンスと上記IC素子の入力インピーダンスを整合することが可能で、通信距離を向上することができる。

#### 発明の開示

- [0006] RFIDタグを用いた非接触式個体識別システムで大量の商品の物流及び物品管理を実現するためには、商品の1つ1つにRFIDタグを取り付ける必要があり、そのためにはRFIDタグの大量かつ安価な生産が不可欠となる。
- [0007] しかしながら、良好な通信特性が得られる励振型ダイポールアンテナ構造ではIC素子の2つの外部電極が励振スリットを跨いでアンテナに接続されることで共振回路を形成するため、同一面上に全ての外部電極が形成されたIC素子では、信号入力

用の2個の外部電極とスリットを精度良く位置合せする必要がある。そのため、図1に示した従来のTAB工法では、ダイシングフィルムからの真空吸着器による同一面上に全ての外部電極が形成されたIC素子の吸着及び搬送や同一面上に全ての外部電極が形成されたIC素子とアンテナ基板の位置合せ及び配置、さらに加熱圧着、樹脂封止等の各工程を同一面上に全ての外部電極が形成されたIC素子について1個ずつ行うため、各工程のタクト時間を1秒程度又は1秒以下に短縮することは非常に困難であり、大量生産性における大きな課題となっていた。

[0008] また、タクト時間が長いとその分人件費等がかかり低コスト化の妨げになることに加え、同一面上に全ての外部電極が形成されたIC素子とアンテナ基板との接続は金―錫又は金―はんだ接合によって行うために、基板材料として耐熱性に優れ、高価であるポリイミドフィルムに銅箔を貼り合わせたテープ基材を用いる必要があることから、安価なインレットの生産が困難となっている。

[0009] 上記アンテナによって2個の外部電極が向かい合った1組の各々の面に1個ずつ形成されたIC素子の各々の面に1個ずつ形成された各外部電極を挟むサンドイッチ・アンテナ構造を用いれば、励振スリットと前記IC素子の各々の面に1個ずつ形成された各外部電極との高精度な位置合せが不要となるものの、TAB工法を用いた従来通りの生産方法では、タクト時間を短縮するために複数の前記チップを複数の真空吸着器で同時に吸着及び搬送する方式をとるため、生産設備が複雑になり設備投資金額も増大し、インレットの大量生産及び低コスト化が困難となる。

[0010] 本発明は、前記に鑑みてなされたものであり、安価で生産性に優れかつ良好な通信特性を得ることができる電子装置の製造方法を提供することを目的とする。

[0011] 前述の課題を解決するために、本発明に係る電子装置の製造方法は、両面に電極が形成されたIC素子と、第一及び第二の回路層とを含む電子装置の製造方法において、前記IC素子の一方の電極と前記第一の回路層と、前記IC素子の他方の電極と前記第二の回路層と、前記第一及び第二の回路層とを電氣的に接続することを特徴とし、前記IC素子及び前記回路層のいずれか一方を別々に連続供給しながら接続面の位置合わせをする工程を含むものである。

[0012] 前記電子装置の製造方法において、前記IC素子を連続供給する工程が、IC素子

保持部を少なくとも1個以上有するIC素子搬送器の前記IC素子保持部に前記IC素子を個々に保持させる工程と、前記搬送器の搬送部を動かすことにより前記保持させたIC素子を搬送する工程とを含むことが好ましい。

[0013] 前記電子装置の製造方法において、前記IC素子搬送器が円盤状であることが好ましい。

[0014] 前記電子装置の製造方法において、前記IC素子保持部の形状が切欠き状であることが好ましい。

[0015] 前記電子装置の製造方法において、前記搬送器の前記IC素子保持部に前記IC素子を個々に保持させる工程が、IC素子整列供給器を用いて前記IC素子を前記IC素子保持部に個々に保持させることが好ましい。

[0016] 前記電子装置の製造方法において、前記IC素子整列供給器がリニアフィーダーであることが好ましい。

[0017] 前記電子装置の製造方法において、前記IC素子整列供給器が高周波整列型フィーダーであることが好ましい。

[0018] 前記電子装置の製造方法において、前記IC素子の電極と前記第一及び第二の回路層の少なくとも1層との電気的な接続を、異方導電性接着層を介して行うことが好ましい。

[0019] 前記電子装置の製造方法において、前記接続面の位置合わせをする工程の後、前記IC素子の電極と前記第一及び第二の回路層の少なくとも1層とを一括して接続する工程を含むことが好ましい。

[0020] 前記電子装置の製造方法において、前記一括して接続する方法が加熱圧縮によることが好ましい。

[0021] 前記電子装置の製造方法において、前記加熱圧縮によって、前記第一及び第二の回路層との空隙を封止することが好ましい。

[0022] 前記電子装置の製造方法において、複数の前記IC素子の電極と第一及び第二の回路層の少なくとも1層とを一括して接続する工程の後に、連続している複数の前記IC素子付回路層を1個ずつの個片に切断する工程を有することが好ましい。

[0023] 前記電子装置の製造方法において、前記第一及び第二の回路層の少なくとも1層

の表面に導電層が形成されていることが好ましい。

[0024] 前記電子装置の製造方法において、前記第一及び第二の回路層の少なくとも1層がスリットを有することが好ましい。

[0025] 前記電子装置の製造方法において、前記導電層がアルミニウムを含むことが好ましい。

[0026] 前記電子装置の製造方法において、前記第1及び第2の金属箔の少なくとも一方が有機樹脂からなるベース基材に支持されており、前記有機樹脂は、塩化ビニル樹脂(PVC)、アクリロニトリルブタジエンスチレン(ABS)、ポリエチレンテレフタレート(PET)、グリコール変性ポリエチレンテレフタレート(PETG)、ポリエチレンナフタレート(PEN)、ポリカーボネート樹脂(PC)、2軸延伸ポリエステル(O-PET)、ポリアミド樹脂から選択されることが好ましい。

[0027] 前記電子装置の製造方法において、前記第1及び第2の金属箔の少なくとも一方が紙からなる前記ベース基材に支持されていることが好ましい。

[0028] 本発明の電子装置の製造方法により次のような効果を得ることができる。外部電極が向かい合った1組の各々の面に形成されたIC素子を円盤状搬送器の外周に配置した前記IC素子を1個挿入可能な複数の切欠きに個々に収め前記円盤状搬送器の回転により前記切欠きの数を最大とする複数個の前記IC素子を同時に搬送することで、第一及び第二の回路層に個々に配置しても、優れた生産性を実現することができる、低価格のインレットを実現することができる。

#### 図面の簡単な説明

[0029] [図1]図1は、従来の製造方法を説明するための図である。

[図2]図2は、本発明の製造方法によって得られるインレットの構造を示す図である。

[図3]図3は、本発明の第1の実施の形態を説明するための製造工程図である。

[図4]図4は、本発明の第2の実施の形態を説明するための製造工程図である。

#### 発明を実施するための最良の形態

[0030] 以下、本発明の実施形態について図面を用いて詳細に説明する。

[0031] 本発明における電子装置は、両面に電極が形成されたIC素子と、第一の回路層と、前記IC素子と前記第一の回路層とを電氣的に接続する短絡板(接続カバー)とし

て動作する第二の回路層と、を含むものである。

[0032] 前記電子装置は、本発明の製造方法を用いたRFIDタグ用インレットである。図2(a)はRFIDタグ用インレットを上面から見た概略図である。また、図2(b)は図2(a)のA-A'部の断面概略図である。図2を用いて、前記インレットの構造を簡単に説明する。

[0033] 図2(b)に示すように、前記IC素子10の向かい合った1組の各々の面には、一方の電極12及び他方の電極13が各々形成されている。前記IC素子10は一方の電極12によって、ベース基材22及びアンテナ回路21で構成される第一の回路層20に第1の接続部2において、異方導電性接着剤層40に含有される導電粒子41を介して接続されている。同様に、ベース基材32及び金属箔31で構成される第二の回路層30と前記IC素子10の他方の電極13が第2の接続部3において、また、第二の回路層30と第一の回路層20が第3の接続部4において、異方導電性接着剤層40に含有される導電粒子41を介して各々接続されている。前記IC素子10の他方の電極13の第2の接続部3と第一の回路層20上の第3の接続部4は、アンテナ回路21に形成されたスリット1を跨いで接続される構造となる。すなわち、前記IC素子10の一方の電極12と他方の電極13は、第1の接続部2、アンテナ回路21、第3の接続部4、第二の回路層30の金属箔31及び第2の接続部3を介して電氣的に接続される。また、第一の回路層20と第二の回路層30の空隙は、異方導電性接着剤層40のマトリクス樹脂42によって封止されている。

[0034] 次に、前記電子装置の製造方法について例を挙げて、図面を用いて説明する。

[0035] 本発明における前記電子装置の製造方法の第1の例は、外部電極が向かい合った1組の各々の面に形成されたIC素子と、スリットが形成された送受信アンテナとして動作する第一の回路層と、前記IC素子と前記第一の回路層とを電氣的に接続する第二の回路層とを含む電子装置の製造方法において、第1の金属箔を用いて複数のアンテナ回路を形成する工程及びベース基材上に前記アンテナ回路を設けることで第一の回路層を形成する工程もしくはベース基材上に設けた第1の金属箔から複数のアンテナ回路を設けることで第一の回路層を形成する工程、前記IC素子を整列する工程、整列したIC素子を円盤状搬送器の外周に配置した前記IC素子を1個挿



入可能な複数の切欠きに個々に収め前記円盤状搬送器の回転により搬送する工程、搬送したIC素子を電氣的に接続するように第2の金属箔を形成した第二の回路層に第1の異方導電性接着剤層を介して個々に配置し、IC素子付き第二の回路層を作製する工程、前記アンテナ回路上の所定の位置に、前記IC素子が電氣的に接続するように、前記IC素子付き第二の回路層を位置合せする工程、第一の回路層上の所定の位置に、前記IC素子付き第二の回路層を第2の異方導電性接着剤層を介して一括して加熱圧着する工程、を少なくとも有するものである。

[0036] また、本発明における前記電子装置の製造方法の第2の例は、外部電極が向かい合った1組の各々の面に形成されたIC素子と、スリットが形成された送受信アンテナとして動作する第一の回路層と、前記IC素子と前記第一の回路層とを電氣的に接続する第二の回路層とを含む電子装置の製造方法において、第1の金属箔を用いて複数のアンテナ回路を形成する工程及びベース基材上に前記アンテナ回路を設けることで第一の回路層を形成する工程もしくはベース基材上に設けた第1の金属箔から複数のアンテナ回路を設けることで第一の回路層を形成する工程、前記IC素子を整列する工程、整列したIC素子を円盤状搬送器の外周に配置した前記IC素子を1個挿入可能な複数の切欠きに個々に収め前記円盤状搬送器の回転により搬送する工程、前記アンテナ回路上の所定の位置に前記IC素子が電氣的に接続するように、搬送した前記IC素子を個々に位置合せした後、第1の異方導電性接着剤層を介して配置する工程、配置した前記IC素子及びアンテナ回路上の所定の位置に電氣的に接続するように第2の金属箔を形成した第二の回路層を位置合せする工程、前記第二の回路層を、前記IC素子及び第一の回路層上に第2の異方導電性接着剤層を介して一括して加熱圧着する工程、を少なくとも有するものである。

[0037] また、本発明における前記電子装置の製造方法の第3の例は、外部電極が向かい合った1組の各々の面に形成されたIC素子と、スリットが形成された送受信アンテナとして動作する第一の回路層と、前記IC素子と前記第一の回路層とを電氣的に接続する第二の回路層とを含む電子装置の製造方法において、第1の金属箔を用いて複数のアンテナ回路を形成する工程及びベース基材上に前記アンテナ回路を設けることで第一の回路層を形成する工程もしくはベース基材上に設けた第1の金属箔

から複数のアンテナ回路を設けることで第一の回路層を形成する工程、前記アンテナ回路上の所定の位置に第1の異方導電性接着剤層を形成する工程、前記IC素子を整列する工程、整列したIC素子を円盤状搬送器の外周に配置した前記IC素子を1個挿入可能な複数の切欠きに個々に収め前記円盤状搬送器の回転により搬送する工程、前記アンテナ回路上の所定の位置に前記IC素子が電氣的に接続するように、搬送した前記IC素子を個々に位置合せした後、第1の異方導電性接着剤層を介して配置する工程、配置した複数の前記IC素子及びアンテナ回路上の所定の位置に第2の異方導電性接着剤層を形成する工程、配置した複数の前記IC素子及びアンテナ回路上の所定の位置に電氣的に接続するように第2の金属箔を形成した第二の回路層を位置合せする工程、前記第二の回路層を、複数の前記IC素子及び第一の回路層上に一括して加熱圧着する工程、を少なくとも有するものである。

[0038] 前記第1〜第3の例において、第1及び第2の金属箔の少なくとも一方はアルミニウムである。

[0039] 前記第1〜第3の例において、第1及び第2の金属箔の少なくとも一方は有機樹脂又は紙からなるベース基材に支持されている。前記有機樹脂は、塩化ビニル樹脂(PVC)、アクリロニトリルブタジエンスチレン(ABS)、ポリエチレンテレフタレート(PET)、グリコール変性ポリエチレンテレフタレート(PETG)、ポリエチレンナフタレート(PEN)、ポリカーボネート樹脂(PC)、2軸延伸ポリエステル(O-PET)、ポリイミド樹脂から選択される。

[0040] 前記第1〜第3の例において、第一の回路層を形成する方法としては、例えば、第1の金属箔を用いて複数のアンテナ回路を形成してからベース基材上に設けることで第一の回路層を形成する方法、ベース基材上に第1の金属箔を設けてからエッチング等により複数のアンテナ回路を形成することで第一の回路層を形成する方法がある。

[0041] 前記IC素子の整列方法としては、例えば、チップコンデンサやチップ抵抗等のチップ部品を1列に整列する高速バルクフィーダや高周波パーツフィーダーやリニアフィーダーがある。

[0042] 前記第1〜第3の例において、第一の回路層の幅方向に前記IC素子を並べたとき

の列を1列ずつ、一括して加熱圧着することができる個数分を1個片として第二の回路層を分割する工程、前記第二の回路層をアンテナ回路上の所定の位置に位置合せする工程、第二の回路層を前記IC素子及び第一の回路層上に異方導電性接着剤層を介して一括して加熱圧着する工程、を有する場合、タクト時間を短縮することができる点で好ましい。

- [0043] 前記第1〜第3の例において、前記IC素子の外部電極が付いている各々の面に異方導電性接着剤層を形成して、前記IC素子を前記異方導電性接着剤層で予め挟み込んだ状態の半導体素子を用いてもよく、この場合より効率的にインレットを製造することができる。
- [0044] 前記第1〜第3の例において、前記第1及び第2の異方導電性接着剤層の加熱圧着によって、複数の前記IC素子を第一及び第二の回路層と一括して加熱圧着するとともに、第一及び第二の回路層との空隙を封止することができる。
- [0045] この場合、前記第1及び第2の異方導電性接着剤層の厚みの合計を少なくとも前記IC素子の厚みの2分の1以上にすることが、第一及び第二の回路層との封止性を得ることができ、高信頼性を実現することができる点で好ましい。
- [0046] 前記加熱圧着前に第二の回路層を複数個に分割しておくこと、熱歪みによる位置ずれを防止することができる点で好ましい。
- [0047] 前記第1〜第3の例において、前記IC素子の外部電極が付いている各々の面に異方導電性接着剤層を形成して、前記IC素子を前記異方導電性接着剤層で予め挟み込んだ状態の半導体素子の前記異方導電性接着剤層のうちの1方の面上に、第二の回路層をさらに予め設けているものを用いてもよく、この場合さらに効率的にインレットを製造することができる。
- [0048] 前記第1〜第3の例において、第二の回路層を形成するために第2の金属箔をベース基材上に設ける方法としては、例えば、第2の金属箔を単に前記ベース基材上に貼り付けるだけの方法があり、前記第2の金属箔についてエッチング等の処理をする必要がないことから工程が少なくて済み、タクト時間を短縮することができ、低コスト化することができる点で好ましい。
- [0049] 前記第1〜第3の例において、第二の回路層を前記IC素子及び第一の回路層上

に異方導電性接着剤層を介して一括して加熱圧着する工程の後、連続しているアンテナ回路を1個ずつの個片に切断する工程を有する。

- [0050] 前記第1〜第3の例において、前記切断する工程において、図2におけるA-A'方向を幅方向としたとき、第二の回路層はスリットを跨いで前記IC素子にかかる程度の長さを有することが必要であり、アンテナ回路の幅とほぼ同等の長さを有していることがインレット全体の外観上好ましい。
- [0051] 前記第1〜第3の例において、前記各工程を経て、本発明の電子装置であるインレット構造を得ることができる。
- [0052] 前記インレットについて、RFIDタグの形態で使用する際には、インレットの上下にカバーシートを設けることが、回路を保護してショート等を防ぐ点で好ましい。
- [0053] 前記第1〜第3の例において、整列した複数の前記IC素子を円盤状搬送器の外周に配置した前記IC素子を1個挿入可能な複数の切欠きに個々に収め前記円盤状搬送器の回転により前記切欠きの数を最大とする複数の前記IC素子を同時に搬送することで、搬送したチップを第二の回路層及びアンテナ回路上の所定の位置に個々に配置しても、前記IC素子を真空吸着器等で1個ずつ吸着、搬送及び配置する場合に比べて優れた生産性を実現することができる。生産性を向上することでインレット1個当たりのタクト時間を短縮することができる。
- [0054] 前記第1〜第3の例において、前記IC素子と第二の回路層を用い、スリットを跨ぐ接続構造とすることで、前記IC素子のアンテナ回路に接する側の面の外部電極とアンテナ回路上の励振スリットの高精度な位置合せが不要であるため生産設備の低価格化と搬送の高速化を実現することができる。
- [0055] 前記第1〜第3の例において、前記IC素子と第一及び第二の回路層、第一及び第二の回路層の各電氣的接続は、異方導電性接着剤層を介して行う。異方導電性接着剤層による接続は、被接続体である前記IC素子の各々の面に形成された各外部電極を前記異方導電性接着剤層に含有される導電粒子との接触によって得られるものであり、アンテナ回路上の表面めっきが不要であること、かつ、金属接合を形成するために200℃以上の高温でのボンディングに耐えうる高耐熱性ベース基材が不要であることから、安価なベース基材及びアンテナ回路の使用が可能となり、低コスト化

を実現することができる。

- [0056] 前記電氣的接続を異方導電性接着剤層を介して行うため、例えば、従来の金—錫接合等で接続する場合には第一の回路層のベース基材として耐熱性の高いポリイミドを使用する必要があったのに対し、例えば、安価なポリエチレンテレフタレート等を使用することができる。また、前記接続部のアンテナ回路上の表面に錫めっき等を施す必要がないことから、錫やはんだのめっき性が悪いものの安価なアルミニウムをアンテナ回路の材料に使用することができる。従って、例えば、ポリエチレンテレフタレートのベース基材にアルミニウムのアンテナ回路を形成して得られる第一の回路層は、安価なRFIDタグ用インレットを製造するために好適な部材である。
- [0057] 前記第1の例において、第1の異方導電性接着剤層は予め第二の回路層に形成してもよいし、前記IC素子の他方の電極側に形成してもよい。また、第2の異方導電性接着剤層は予め第一の回路層上に形成してもよいし、前記IC素子の一方の電極12側に形成してもよい。
- [0058] 前記第2の例において、第1の異方導電性接着剤層は予め第一の回路層上に形成してもよいし、前記IC素子の一方の電極12側に形成してもよい。また、第2の異方導電性接着剤層は予め第二の回路層に形成してもよいし、IC素子及びアンテナ回路上に形成してもよい。
- [0059] 即ち、本発明の電子装置の製造方法は、外部電極が向かい合った1組の各々の面に形成されたIC素子と、スリットが形成された送受信アンテナと、前記IC素子と前記アンテナとを電氣的に接続する第二の回路層とを含む電子装置の製造方法において、前記IC素子の搬送が前記IC素子を1個挿入可能な切欠きを外周に複数有する円盤状搬送器の前記切欠きに前記IC素子を個々に収め、前記円盤状搬送器の回転により行うことで、前記切欠きの数を最大とする複数個の前記IC素子を同時に搬送することができることを特徴とする電子装置の製造方法である。
- [0060] 前記第1〜第3の例で説明したように、前記IC素子を円盤状搬送器の外周に配置した前記IC素子を1個挿入可能な複数の切欠きに個々に収め前記円盤状搬送器の回転により前記切欠きの数を最大とする複数個の前記IC素子を同時に搬送することで、第一及び第二の回路層に電氣的に接続するよう個々に配置しても、インレットの

生産性を飛躍的に向上することができる。

[0061] 実施例

以下、本発明の好適な実施例について図面を用いてさらに詳細に説明するが、本発明はこれらの実施例に限定されるものではない。

[0062] 図2(a)は本発明の実施形態であり、本発明の製造方法を用いたRFIDタグ用インレットを上面から見た概略図である。また、図2(b)は図2(a)のA-A'部の断面概略図である。図2を用いて、インレットの構造を簡単に説明する。

[0063] 図2(b)に示すように、IC素子10の向かい合った1組の各々の面には、一方の電極12及び他方の電極13が形成されている。IC素子10は一方の電極12によって、ベース基材22及びアンテナ回路21で構成され、アンテナ基板として動作する第一の回路層20に第1の接続部2において、異方導電性接着剤層40に含有される導電粒子41を介して接続されている。同様に、ベース基材32及び金属箔31で構成され、短絡板として動作する第二の回路層30とIC素子10の他方の電極13が第2の接続部3において、また、第二の回路層30と第一の回路層20が第3の接続部4において、前記導電粒子41を介して各々接続されている。すなわち、前記IC素子10の他方の電極13の第2の接続部3と第一の回路層20上の第3の接続部4は、第一の回路層20に形成されたスリット1を跨いで接続される構造となる。すなわち、前記IC素子10の一方の電極12と他方の電極13は、第1の接続部2、アンテナ回路21、第3の接続部4、第二の回路層30の金属箔31及び第2の接続部3を介して電氣的に接続される。また、第一の回路層20と第二の回路層30の空隙は、異方導電性接着剤層40のマトリクス樹脂42によって封止されている。

[0064] <第1の実施の形態>

以下、図3を用いて、第1の実施の形態を説明する。

[0065] まず、図3(a)に示すように、厚み50  $\mu$  mのポリエチレンテレフタレート基材22に、厚み9  $\mu$  mのアルミニウム箔を接着剤にて貼り合せたテープ状基材のアルミニウム箔面に、スクリーン印刷でエッチングレジストを形成した後、エッチング液に塩化第二鉄水溶液を用いて、アンテナ回路21を連続して形成する。ここで、アンテナ回路21の1個当りのアンテナの幅を2.5mm、スリット幅を0.5mm、アンテナ回路21の形成ピッ

チを3mmとした。

- [0066] 次に、図3(b)に示すように、約10000個準備した外部電極が向かい合った1組の各々の面に形成された縦横各0.4mmで厚さ0.15mmのIC素子10を高周波パーツフィーダー70に供給した後、前記高周波パーツフィーダー70及び前記パーツフィーダー70につながるリニアフィーダー71を周波数280Hzで連続して振動させることで前記IC素子10を前記リニアフィーダー71上に1列に整列した。
- [0067] 次に、図3(c)に示すように、幅2mm長さ50mm厚み50 $\mu$ mのポリエチレンテレフタレート基材32に、厚み9 $\mu$ mのアルミニウム箔を接着剤にて貼り合せた第二の回路層30のアルミニウム箔面上に、幅2mm長さ50mmの異方導電性接着フィルム(AC-2052P-45(日立化成工業(株)製))を80℃でラミネートし、セパレータフィルムを剥がして形成した異方導電性接着剤層40を準備し、前記リニアフィーダー71、前記IC素子10が1個挿入可能な複数の切欠き74を外周に有する円盤状搬送器73、前記異方導電性接着剤層40を上向きに配置した。なお、前記リニアフィーダー71の先端には振動による前記IC素子10の脱落防止及び前記円盤状搬送器73の切欠き74に挿入する前記IC素子10を1個だけ分離するためのピン72が付いている。
- [0068] 次に、図3(d)に示すように、前記リニアフィーダー71先端のピン72を下降し前記リニアフィーダー71の先頭に整列したIC素子10Bを1個だけ前記円盤状搬送器73の切欠き74に挿入し前記円盤状搬送器73を回転した。このとき、前記リニアフィーダー71先端のピン72はこの後挿入する前記IC素子10の脱落防止のために上昇し、前記円盤状搬送器73はこの後前記IC素子10を挿入する切欠き74が前記リニアフィーダー71につながる位置で回転を停止する。
- [0069] 次に、図3(e)に示すように、前記円盤状搬送器73の切欠き74に挿入した前記IC素子10Bが前記異方導電性接着剤層40の上方に位置すると、仮付用ピン75で前記IC素子10Bを前記切欠き74から外し前記異方導電性接着剤層40に固定し、前記異方導電性接着剤層40を有する第二の回路層30を3mm移動した。上記動作を繰り返し前記第二の回路層30に形成した異方導電性接着剤層40に40個の前記IC素子10を3mm間隔で配置した。このとき、前記円盤状搬送器73の外周に有する切欠き74は24個、前記円盤状搬送器73の回転速度は0.25回転/秒、前記異方導

電性接着剤層40を有する第二の回路層30の移動速度は18mm／秒とした。

[0070] 次に、図3(f)に示すように、配置した前記IC素子10の第二の回路層30側の外部電極とは反対側の外部電極面上に、前記幅の前記異方導電性接着フィルムを80℃でラミネートした後、セパレータフィルムを剥がして異方導電性接着剤層40を形成し、3mmピッチで40個のIC素子10が1列に並んだ前記IC素子10付き第二の回路層30とした。このとき、前記IC素子10の外部電極の付いている各々の面は前記異方導電性接着剤層40で挟み込まれた状態になっている。

[0071] 次に、図3(g)に示すように、CCDカメラと画像処理装置を用いて、前記IC素子10付き第二の回路層30の異方導電性接着剤層40上から透かして見た前記IC素子10と、アンテナ回路21上の所定の位置とを位置合せすることで、前記IC素子10付き第二の回路層30のIC素子10が第一の回路層20に接続する向きに仮固定した。また、CCDカメラと画像処理装置を用いる替わりに異方導電性接着剤層40上から目視で透かして見た前記IC素子10の位置精度でも問題はない。続いて、第二の回路層30側から圧着ヘッドを降下し、圧力3MPa、温度180℃、加熱時間15秒の条件で、前記IC素子10付き第二の回路層30を第一の回路層20の幅方向に並んだアンテナ回路21の1列分に対して所定の位置に一括して加熱圧着するとともに、第一の回路層20と第二の回路層30との空隙を封止した。圧着ヘッドには、前記IC素子10と第一の回路層20及び第二の回路層30の接続と、第二の回路層30及び第一の回路層20の接続が同時にできるように、前記IC素子10の厚み分の突起を所定の位置に形成してある。

[0072] 次に、図3(h)に示すように、プレス切断機を用いて1個の個片ずつに切断し、図2に示す形状のインレット構造を得た。

[0073] 本工程を用いれば、前記IC素子10の搬送及び配置に要した時間がインレット1個あたり0.167秒、前記IC素子10付き第二の回路層30を第一の回路層20に接続するのに要した時間がインレット1個あたり0.375秒であった。圧着ヘッドを複数個用いれば、さらにインレット1個当りのタクト時間を短縮することができる。

[0074] また、前記IC素子10の実装位置精度は所定の位置から±0.3mm以内に収まっており、位置ずれによる組み立て不良及び通信不良はなかった。



[0075] <第2の実施の形態>

以下、図4を用いて、第2の実施の形態を説明する。

[0076] まず、図4(a)に示すように、厚み50 $\mu$ mのポリエチレンテレフタレート基材22に、厚み9 $\mu$ mのアルミニウム箔を接着剤にて貼り合せたテープ状基材のアルミニウム箔面に、スクリーン印刷でエッチングレジストを形成した後、エッチング液に塩化第二鉄水溶液を用いて、アンテナ回路21を連続して形成する。ここで、アンテナ回路21の1個当りのアンテナの幅を2.5mm、スリット幅を0.5mm、アンテナ回路21の形成ピッチを3mmとした。

[0077] 次に、図4(b)に示すように、アンテナ回路21上の所定の位置に、幅2mmの異方導電性接着フィルム(AC-2052P-45(日立化成工業(株)製))を80℃でラミネートし、セパレータフィルムを剥がして異方導電性接着剤層40を形成した。

[0078] 次に、図4(c)に示すように、約10000個準備した外部電極が向かい合った1組の各々の面に形成された縦横各0.4mmで厚さ0.15mmのIC素子10を高周波パーツフィーダー70に供給した後、前記高周波パーツフィーダー70及び前記パーツフィーダー70につながるリニアフィーダー71を周波数280Hzで連続して振動させることで前記IC素子10を前記リニアフィーダー71上に1列に整列した。

[0079] 次に、図4(d)に示すように、前記リニアフィーダー71、前記IC素子10が1個挿入可能な複数の切欠き74を外周に有する円盤状搬送器73、前記アンテナ回路21上の所定の位置に形成した異方導電性接着剤層40を上向きに配置した。なお、前記リニアフィーダー71の先端には振動による前記IC素子10の脱落防止及び前記円盤状搬送器73の切欠き74に挿入する前記IC素子10を1個だけ分離するためのピン72が付いている。

[0080] 次に、図4(e)に示すように、前記リニアフィーダー71先端のピン72を下降し前記リニアフィーダー71の先端に整列したIC素子10Cを1個だけ前記円盤状搬送器73の切欠き74に挿入し前記円盤状搬送器73を回転した。このとき、前記リニアフィーダー71先端のピン72はこの後挿入する前記IC素子10の脱落防止のために上昇し、前記円盤状搬送器73はこの後前記IC素子10を挿入する切欠き74が前記リニアフィーダー71につながる位置で回転を停止する。

- [0081] 次に、図4(f)に示すように、前記円盤状搬送器73の切欠き74に挿入した前記IC素子10Cが前記異方導電性接着剤層40の上方に位置すると、仮付用ピン75で前記IC素子10Cを前記切欠き74から外し前記異方導電性接着剤層40に固定し、前記異方導電性接着剤層40を有するアンテナ回路21を3mm移動した。上記動作を繰り返し前記アンテナ回路21に形成した異方導電性接着剤層40に40個の前記IC素子10を3mm間隔で配置した。このとき、前記円盤状搬送器73の外周に有する切欠き74は24個、前記円盤状搬送器73の回転速度は0.25回転/秒、前記異方導電性接着剤層40を有する第二の回路層30の移動速度は18mm/秒とした。
- [0082] 次に、図4(g)に示すように、厚み50 $\mu$ mのポリエチレンテレフタレート基材32に、厚み9 $\mu$ mのアルミニウム箔を接着剤にて貼り合せた、幅2mmのテープ状基材のアルミニウム箔面上に、前記テープ状基材と同幅の前記異方導電性接着フィルム40を80℃でラミネートし、セパレータフィルムを剥がし、異方導電性接着剤層40付き第二の回路層30とした。
- [0083] 次に、図4(h)に示すように、異方導電性接着剤層40付き第二の回路層30と第一の回路層20とを外形寸法を基準にして所定の位置に合せ、仮固定した。続いて異方導電性接着剤層40付き第二の回路層30側から圧着ヘッドを降下し、圧力3MPa、温度180℃、加熱時間15秒の条件で、前記異方導電性接着剤層40付き第二の回路層30を第一の回路層20の幅方向に並んだ前記IC素子10及びアンテナ回路21の1列分に対して所定の位置に一括して加熱圧着するとともに、第一の回路層20と第二の回路層30との空隙を封止した。圧着ヘッドには、前記IC素子10と第一の回路層20及び第二の回路層30の接続と、第二の回路層30及び第一の回路層20の接続が同時にできるように、前記IC素子10の厚み分の突起を所定の位置に形成してある。
- [0084] 次に、図4(i)に示すように、プレス切断機を用いて1個の個片ずつに切断し、図2及び図3に示す形状のインレットを得た。
- [0085] 本工程を用いれば第1の実施の形態と同様に、前記IC素子10の搬送及び配置に要した時間がインレット1個あたり0.167秒、前記第二の回路層30を第一の回路層20に接続するのに要した時間がインレット1個あたり0.375秒であった。圧着ヘッドを

複数個用いれば、さらにインレット1個当りのタクト時間を短縮することができる。

[0086] また、第1の実施の形態と同様に、前記IC素子10の実装位置精度は所定の位置から±0.3mm以内に収まっており、位置ずれによる組み立て不良及び通信不良はなかった。

[0087] <第3の実施の形態>

以下、第3の実施形態を説明する。

[0088] 図3における図3(f)までは第2の実施の形態と同様の工程を用いて、前記第一の回路層20の加工を行い、前記異方導電性接着フィルムをアンテナ回路21上にラミネートして異方導電性接着剤層40を形成し、前記外部電極が向かい合った1組の各々の面に形成されたIC素子10を整列及び搬送して、アンテナ回路21上の所定の位置に前記IC素子10を個々に配置した。

[0089] 次に、配置した前記IC素子10上に、上記ラミネートした異方導電性接着フィルムと同幅の異方導電性接着フィルムを80℃でラミネートし、セパレータフィルムを剥がして異方導電性接着剤層40を形成した。

[0090] 次に、厚み50 $\mu$ mのポリエチレンテレフタレート基材32に、厚み9 $\mu$ mのアルミニウム箔を接着剤にて貼り合せた幅2mmのテープ状基材を準備し、これを第二の回路層30とした。前記第二の回路層30のアルミニウム箔面側を前記IC素子10に向け、外形寸法を基準にして前記異方導電性接着フィルムと重なるように位置合せをし、仮固定した。続いて第二の回路層30側から圧着ヘッドを降下し、圧力3MPa、温度180℃、加熱時間15秒の条件で、第二の回路層30を前記IC素子10及びアンテナ回路21に対して所定の位置に一括して加熱圧着するとともに、第一の回路層20と第二の回路層30との空隙を封止した。圧着ヘッドには、IC素子10と第一の回路層20及び第二の回路層30の接続と、第二の回路層30及び第一の回路層20の接続が同時にできるように、前記IC素子10の厚み分の突起を所定の位置に形成してある。

[0091] 次に、プレス切断機を用いて1個の個片ずつに切断し、図2及び図3に示す形状のインレット構造を得た。

[0092] 本工程を用いれば第1及び第2の実施の形態と同様に、前記IC素子10の搬送及び配置に要した時間がインレット1個あたり0.167秒、前記第二の回路層30を第一

の回路層20に接続するのに要した時間がインレット1個あたり0.375秒であった。圧着ヘッドを複数個用いれば、さらにインレット1個当りのタクト時間を短縮することができる。

[0093] また、第1及び第2の実施の形態と同様に、前記IC素子10の実装位置精度は所定の位置から±0.3mm以内に収まっており、位置ずれによる組み立て不良及び通信不良はなかった。

[0094] <第4の実施の形態>

まず、厚み50  $\mu$  mのポリエチレンテレフタレート基材22に、厚み9  $\mu$  mのアルミニウム箔を接着剤にて貼り合せたテープ状基材のアルミニウム箔面に、スクリーン印刷でエッチングレジストを形成した後、エッチング液に塩化第二鉄水溶液を用いて、アンテナ回路21を連続して形成する。ここで、アンテナ回路21の1個当りのアンテナの幅を2.5mm、スリット幅を0.5mm、アンテナ回路21の形成ピッチを3mmとした。

[0095] 次に、第一の回路層20上の所定の位置に、幅2mmの異方導電性接着フィルム(A C-2052P-45(日立化成工業(株)製))を80℃でラミネートし、セパレータフィルムを剥がして異方導電性接着剤層40を形成した。

[0096] 次に、外部電極が向かい合った1組の各々の面に形成された縦横各0.4mmで厚さ0.15mmのIC素子10を約3000個準備し、高速チップマウンタに装着された高速バルクフィーダに投入した。高速バルクフィーダによって1列に整列して排出された前記IC素子10を、高速チップマウンタを用いて順次第一の回路層20上の所定の位置に搬送し、配置した。

[0097] 次に、厚み50  $\mu$  mのポリエチレンテレフタレート基材32に、厚み9  $\mu$  mのアルミニウム箔を接着剤にて貼り合せた幅2mmのテープ状基材のアルミニウム箔面上に、前記アルミニウム箔と同幅の前記異方導電性接着フィルムを80℃でラミネートし、セパレータフィルムを剥がし、異方導電性接着剤層40付き第二の回路層30とした。

[0098] 次に、異方導電性接着剤層40付き第二の回路層30と第一の回路層20を外形寸法を基準にして所定の位置に合せ、仮固定した。続いて異方導電性接着剤層40付き第二の回路層30側から圧着ヘッドを降下し、圧力3MPa、温度180℃、加熱時間15秒の条件で、異方導電性接着剤層40付き第二の回路層30を前記IC素子10及

びアンテナ回路21に対して所定の位置に一括して加熱圧着するとともに、第一の回路層20と第二の回路層30との空隙を封止した。圧着ヘッドには、IC素子10と第一の回路層20及び第二の回路層30の接続と、第二の回路層30及び第一の回路層20の接続が同時にできるように、前記IC素子10の厚み分の突起を所定の位置に形成してある。

[0099] 次に、プレス切断機を用いて1個の個片ずつに切断し、図2及び図3に示す形状のインレットを得た。

[0100] 本工程を用いれば、前記IC素子10の搬送及び配置に要した時間がインレット1個あたり0.2秒、前記第二の回路層30を第一の回路層20に接続するのに要した時間がインレット1個あたり0.375秒であった。

[0101] また、第1の実施の形態及び第2の実施の形態と同様に、前記IC素子10の実装位置精度は所定の位置から $\pm 0.3\text{mm}$ 以内に収まっており、位置ずれによる組み立て不良及び通信不良はなかった。

[0102] 以上の実施例の結果をまとめて表1に示す。

[0103] [表1]

実施の形態	搬送及び配置 に要した時間 (秒/個)	接続に要した 時間 (秒/個)	組立不良 (不良数/総数)	通信不良 (不良数/総数)
第1の実施の形態	0.167	0.375	0/2000	0/2000
第2の実施の形態	0.167	0.375	0/2000	0/2000
第3の実施の形態	0.167	0.375	0/2000	0/2000
第4の実施の形態	0.2	0.375	0/2000	0/2000

[0104] なお、本実施の形態によると、インレット1個当たりの生産タクト時間を1秒程度又は1秒以下に短縮することができ、それによってコストも低減できる。また、良好な通信特性も得られる。また、異方導電性接着剤等のより安価な材料を使用することによりさらなるコスト低減が可能である。

### 請求の範囲

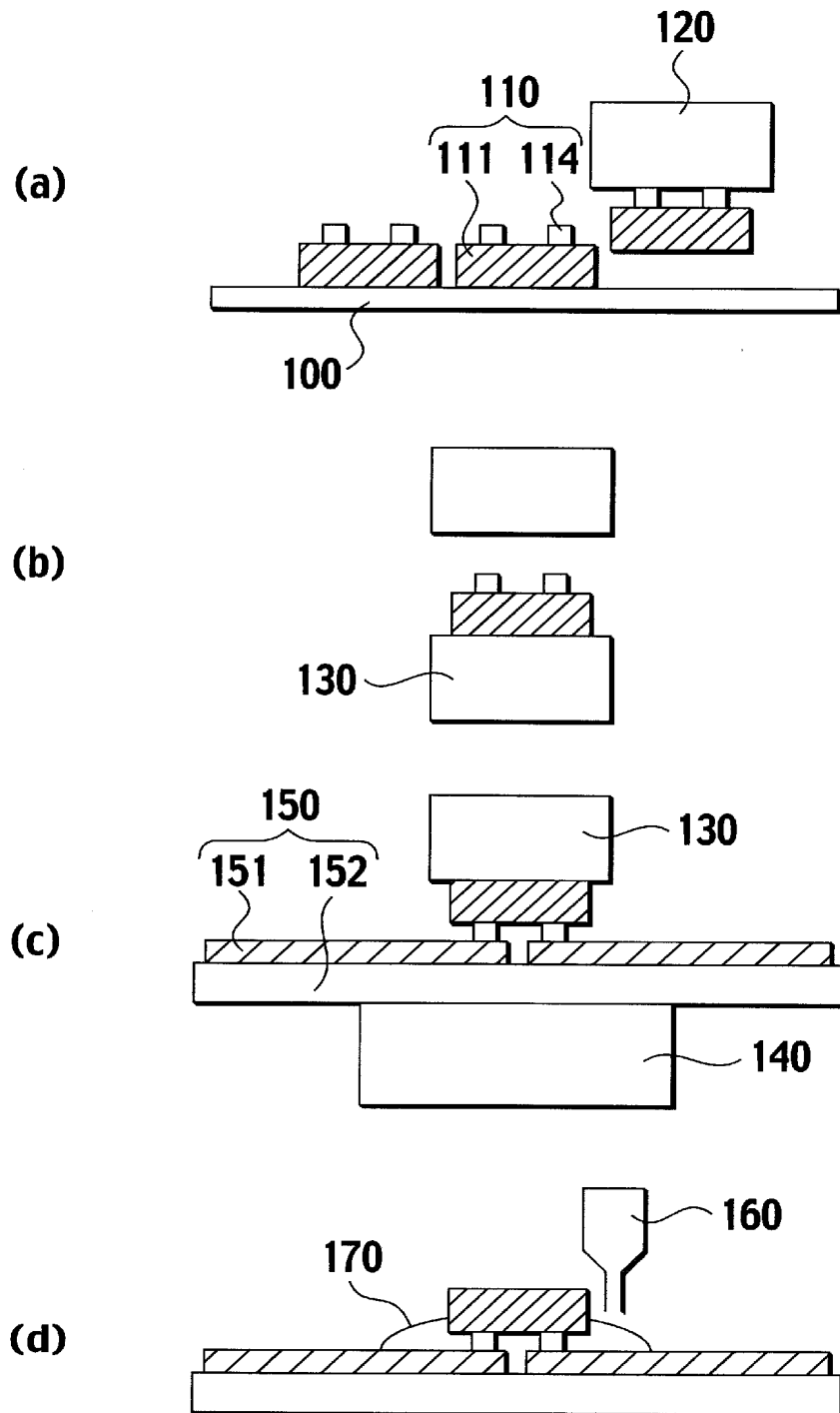
- [1] 両面に電極が形成されたIC素子と、第一及び第二の回路層とを含む電子装置の製造方法において、
- 前記IC素子の一方の電極と前記第一の回路層と、前記IC素子の他方の電極と前記第二の回路層と、前記第一及び第二の回路層とを電氣的に接続することを特徴とし、
- 前記IC素子及び前記回路層のいずれか一方を別々に連続供給しながら接続面の位置合わせをする工程を含むこと
- を特徴とする電子装置の製造方法。
- [2] 請求の範囲第1項に記載の電子装置の製造方法において、
- 前記IC素子を連続供給する工程が、
- IC素子保持部を少なくとも1個以上有するIC素子搬送器の前記IC素子保持部に前記IC素子を個々に保持させる工程と、
- 前記搬送器の搬送部を動かすことにより前記保持させたIC素子を搬送する工程とを含む電子装置の製造方法。
- [3] 請求の範囲第2項に記載の電子装置の製造方法において、
- 前記IC素子搬送器が円盤状であること
- を特徴とする電子装置の製造方法。
- [4] 請求の範囲第2項に記載の電子装置の製造方法において、
- 前記IC素子保持部の形状が切欠き状であること
- を特徴とする電子装置の製造方法。
- [5] 請求の範囲第2項に記載の電子装置の製造方法において、
- 前記搬送器の前記IC素子保持部に前記IC素子を個々に保持させる工程が、
- IC素子整列供給器を用いて前記IC素子を前記IC素子保持部に個々に保持させること
- を特徴とする電子装置の製造方法。
- [6] 請求の範囲第5項に記載の電子装置の製造方法において、
- 前記IC素子整列供給器がリニアフィーダーであること

- を特徴とする電子装置の製造方法。
- [7] 請求の範囲第5項に記載の電子装置の製造方法において、  
前記IC素子整列供給器が高周波整列型フィーダーであること  
を特徴とする電子装置の製造方法。
- [8] 請求の範囲第1項に記載の電子装置の製造方法において、  
前記IC素子の電極と前記第一及び第二の回路層の少なくとも1層との電気的な接  
続を、  
異方導電性接着層を介して行うこと  
を特徴とする電子装置の製造方法。
- [9] 請求の範囲第1項に記載の電子装置の製造方法において、  
前記接続面の位置合わせをする工程の後、  
前記IC素子の電極と前記第一及び第二の回路層の少なくとも1層とを一括して接  
続する工程  
を含む電子装置の製造方法。
- [10] 請求の範囲第9項に記載の電子装置の製造方法において、  
前記一括して接続する方法が加熱圧縮によること  
を特徴とする電子装置の製造方法。
- [11] 請求の範囲第10項に記載の電子装置の製造方法において、  
前記加熱圧縮によって、前記第一及び第二の回路層との空隙を封止すること  
を特徴とする電子装置の製造方法。
- [12] 請求の範囲第9項に記載の電子装置の製造方法において、  
複数の前記IC素子の電極と第一及び第二の回路層の少なくとも1層とを一括して  
接続する工程の後に、  
連続している複数の前記IC素子付回路層を1個ずつの個片に切断する工程を有  
すること  
を特徴とする電子装置の製造方法。
- [13] 請求の範囲第1項に記載の電子装置の製造方法において、  
前記第一及び第二の回路層の少なくとも1層の表面に導電層が形成されていること

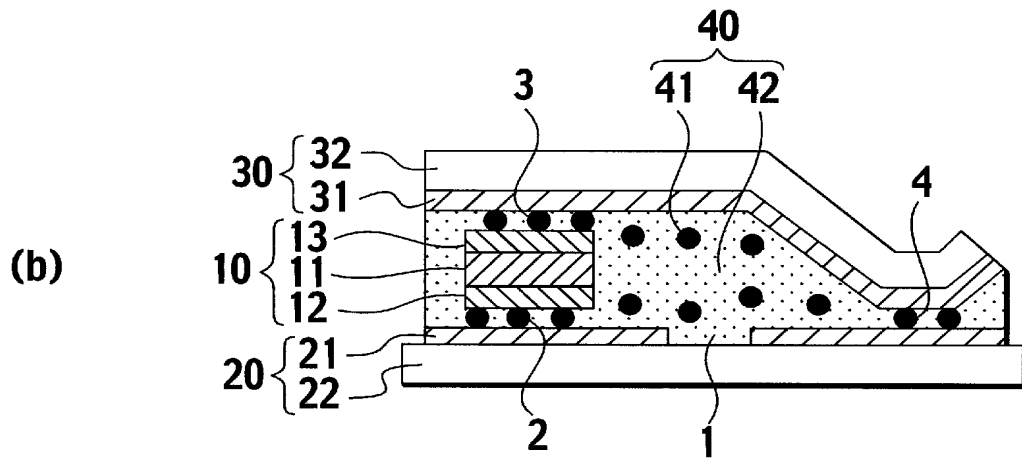
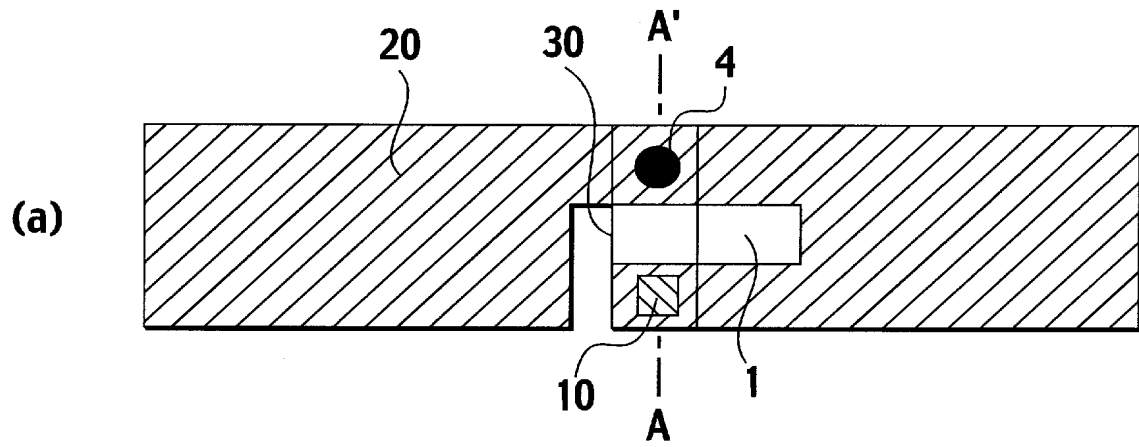
- を特徴とする電子装置の製造方法。
- [14] 請求の範囲第1項に記載の電子装置の製造方法において、  
前記第一及び第二の回路層の少なくとも1層がスリットを有すること  
を特徴とする電子装置の製造方法。
- [15] 請求の範囲第11項に記載の電子装置の製造方法において、  
前記導電層がアルミニウムを含むこと  
を特徴とする電子装置の製造方法。
- [16] 請求の範囲第11項に記載の電子装置の製造方法において、  
前記第1及び第2の金属箔の少なくとも一方が有機樹脂からなるベース基材に支持  
されており、前記有機樹脂は、塩化ビニル樹脂(PVC)、アクリロニトリルブタジエンス  
チレン(ABS)、ポリエチレンテレフタレート(PET)、グリコール変性ポリエチレンテレ  
フタレート(PETG)、ポリエチレンナフタレート(PEN)、ポリカーボネート樹脂(PC)、  
2軸延伸ポリエステル(O-PET)、ポリイミド樹脂から選択されることを特徴とする電子  
装置の製造方法。
- [17] 請求の範囲第11項に記載の電子装置の製造方法において、前記第1及び第2の  
金属箔の少なくとも一方が紙からなる前記ベース基材に支持されていることを特徴と  
する電子装置の製造方法。



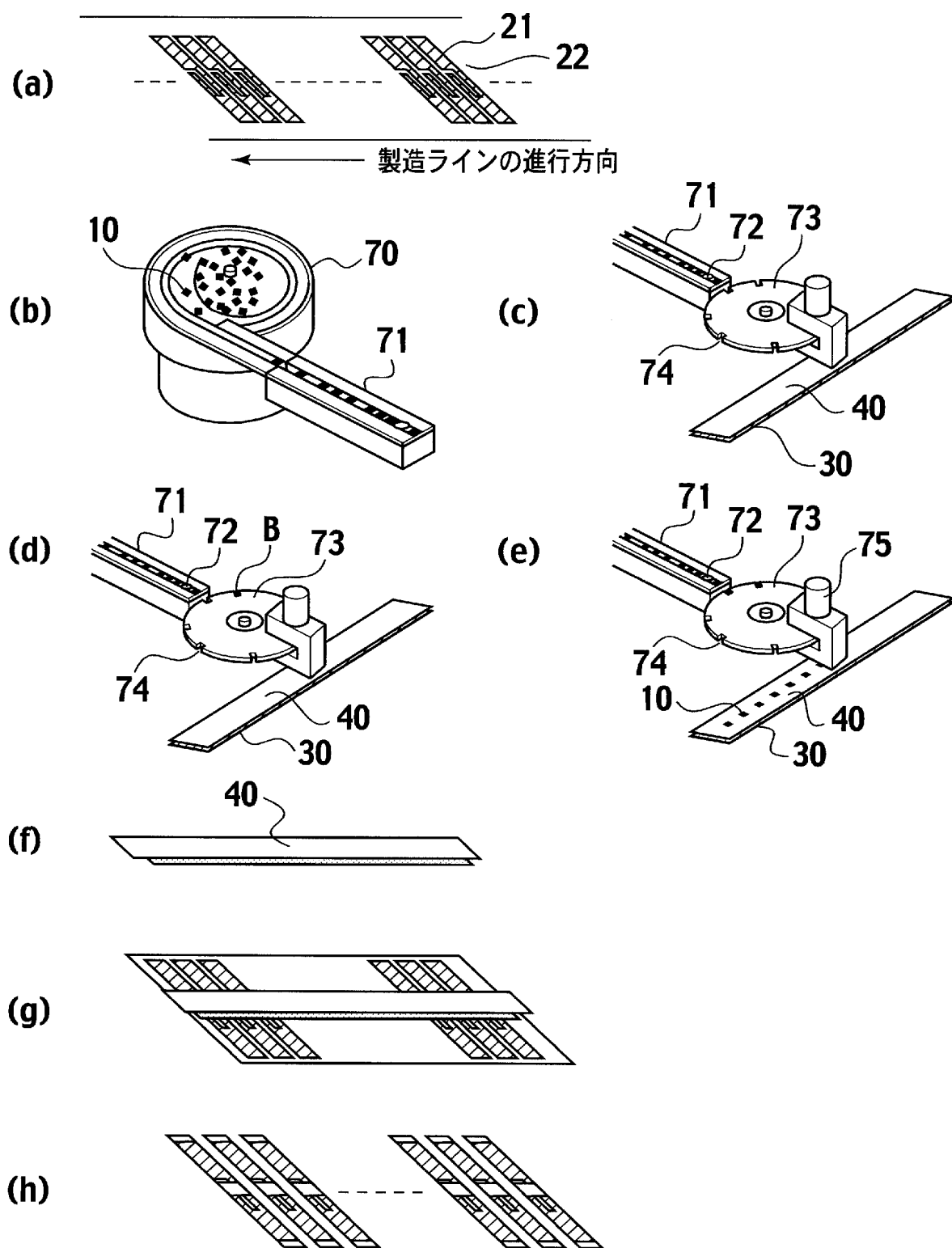
[図1]



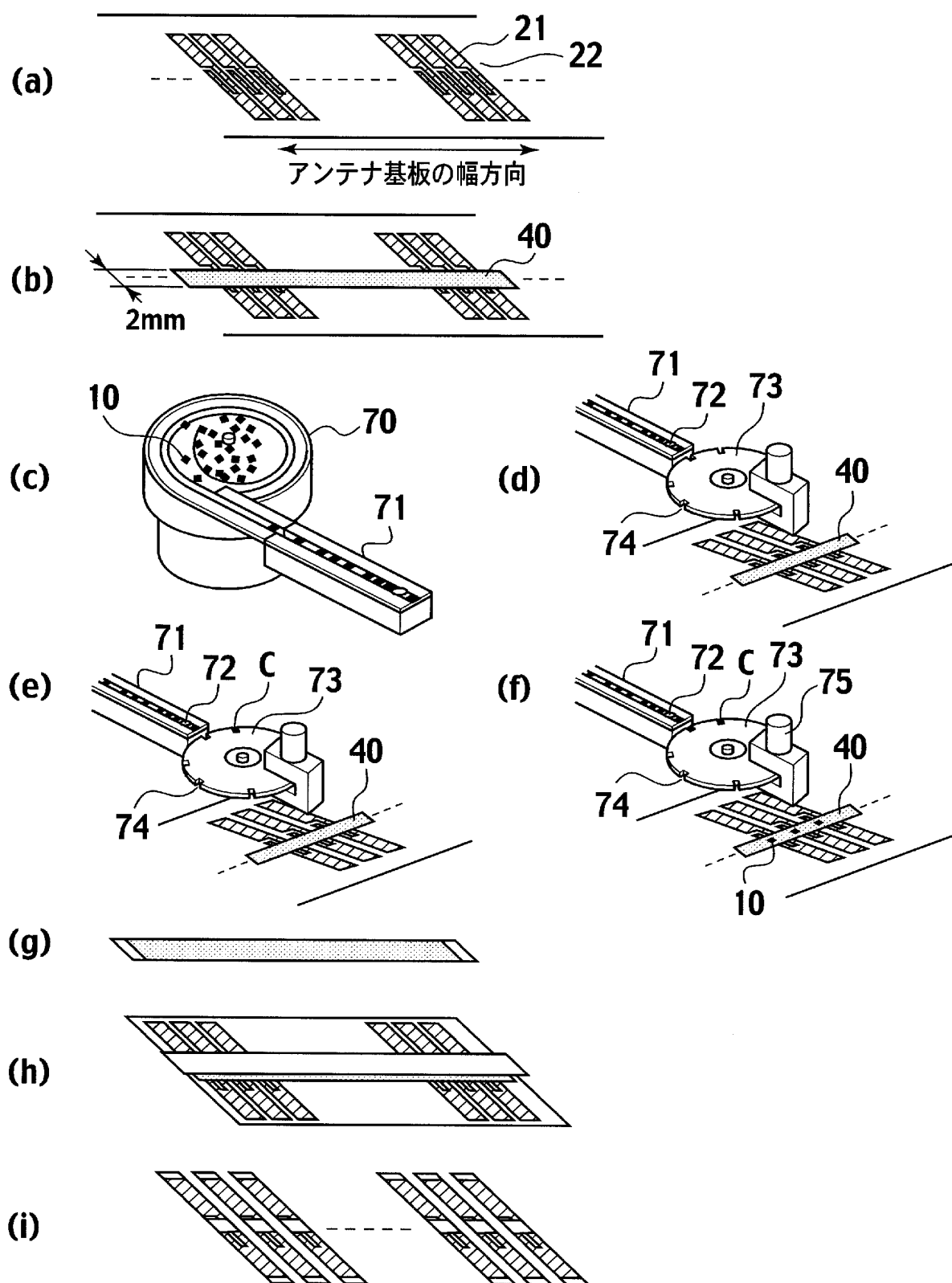
[図2]



[図3]



[図4]



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/000095

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl.<sup>7</sup> G06K19/00, H01L21/50, H01L21/60

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.<sup>7</sup> G06K19/00, H01L21/50, H01L21/60, H01L21/68, B42D15/10

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Jitsuyo Shinan Toroku Koho	1996-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2001-217380 A (Hitachi, Ltd.), 10 August, 2001 (10.08.01), Full text; Figs. 1 to 11 & US 2001/0012645 A1 & US 2003/0201522 A & TW 000552562 B	1-17
A	JP 2003-194724 A (Kabushiki Kaisha Tokyo Ueruzu), 09 July, 2003 (09.07.03), Full text; Figs. 1 to 10 (Family: none)	1-17

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance  
"E" earlier application or patent but published on or after the international filing date  
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)  
"O" document referring to an oral disclosure, use, exhibition or other means  
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone  
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art  
"&" document member of the same patent family

Date of the actual completion of the international search  
24 January, 2005 (24.01.05)

Date of mailing of the international search report  
08 February, 2005 (08.02.05)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2005/000095

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
E, A	JP 2004-127230 A (Kabushiki Kaisha Runesasu Technology), 22 April, 2004 (22.04.04), Mode; Figs. 1 to 2 (Family: none)	1-17

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> G06K19/00, H01L21/50, H01L21/60

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> G06K19/00, H01L21/50, H01L21/60, H01L21/68, B42D15/10

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年

日本国公開実用新案公報 1971-2005年

日本国登録実用新案公報 1994-2005年

日本国実用新案登録公報 1996-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2001-217380 A(株式会社日立製作所)2001. 08. 10, 全文, 図1-図11 & US 2001/0012645 A1 & US 2003/0201522 A & TW 000552562 B	1-17
A	JP 2003-194724 A(株式会社東京ウエルズ)2003. 07. 09, 全文, 図1-図10 (ファミリーなし)	1-17
E, A	JP 2004-127230 A(株式会社ルネサステクノロジ)2004. 04. 22, 実施の形態, 図1-図2 (ファミリーなし)	1-17

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」 同一パテントファミリー文献

国際調査を完了した日

24. 01. 2005

国際調査報告の発送日

08. 2. 2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

市川 篤

4 R

9544

電話番号 03-3581-1101 内線 3469